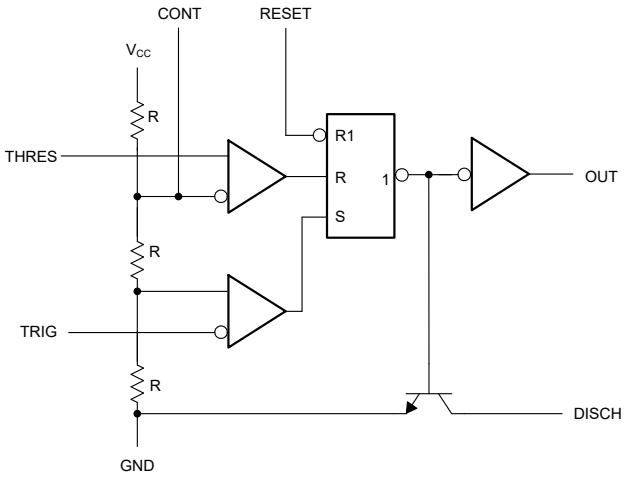
Nx556，Sx556 双路精密计时器

1 特性

- 每个封装两个精密计时电路
- 非稳态或单稳态工作模式
- 兼容 TTL 的灌电流和拉电流输出最高可达 200mA
- 有源上拉或下拉

2 应用

- 从微秒到小时的精密计时器
- 脉冲整形电路
- 漏脉冲检测器
- 脉宽调制器
- 脉冲位置调制器
- 顺序计时器
- 脉冲发生器
- 分频器
- 应用计时器
- 工业控制



简化版原理图（每个计时器）

3 说明

Nx556 和 Sx556 器件在每种封装中提供 NA555、NE555、SA555 或 SE555 类型的两个独立计时电路。这些电路在具有外部电阻器-电容器 (RC) 时序控制的非稳态或单稳态模式下工作。通过调制控制电压输入的偏置来主动控制 RC 时间常数提供的基本时序。

每个计时器有一个约等于电源电压三分之一的触发电平以及一个约等于电源电压三分之二的阈值电平。可使用控制电压引脚 (CONT) 来改变这些电平。当触发输入 (TRIG) 低于触发电平的时候，触发器被设定并且输出变为高电平。如果 TRIG 高于触发电平并且阈值输入 (THRES) 在阈值电平之上，触发器将被复位并且输出为低电平。复位输入 (RESET) 的优先级高于所有其他输入并且被用来启动一个新的定时周期。如果 RESET 为低电平，触发器被复位并且输出为低电平。只要当输出为低电平，就会在放电引脚 (DISCH) 和接地引脚 (GND) 之间提供一个低阻抗路径。将所有未用输入接入合适的逻辑电平以免发生误触发。

器件信息

器件型号	工作温度	封装(1)
NA556	T_A = -40°C 至 +105°C	D（SOIC，14）
		N（PDIP，14）
NE556	T_A = 0°C 至 70°C	D（SOIC，14）
		DB（SSOP，14）
		N（PDIP，14）
		NS（SO，14）
SA556	T_A = -40°C 至 +85°C	N（PDIP，14）
SE556	T_A = -55°C 至 +125°C	J（CDIP，14）

(1) 有关更多信息，请参阅 节 10。

本资源的原文使用英文撰写。 为方便起见，TI 提供了译文；由于翻译过程中可能使用了自动化工具，TI 不保证译文的准确性。 为确认准确性，请务必访问 ti.com 参考最新的英文版本（控制文档）。

内容

1 特性.....1
2 应用.....1
3 说明.....1
4 引脚配置和功能.....2
5 规格.....3
5.1 绝对最大额定值.....3
5.2 ESD 等级.....3
5.3 建议运行条件.....3
5.4 热性能信息.....3
5.5 电气特性.....5
5.6 开关特性.....7
6 详细说明.....8
6.1 概述.....8
6.2 功能方框图.....8
6.3 特性说明.....9
6.4 器件功能模式.....10
7 应用和实施.....11
7.1 应用信息.....11
7.2 典型应用.....11
8 器件和文档支持.....14
8.1 接收文档更新通知.....14
8.2 支持资源.....14
8.3 商标.....14
8.4 静电放电警告.....14
8.5 术语表.....14
9 修订历史记录.....14
10 机械、封装和可订购信息.....15

4 引脚配置和功能

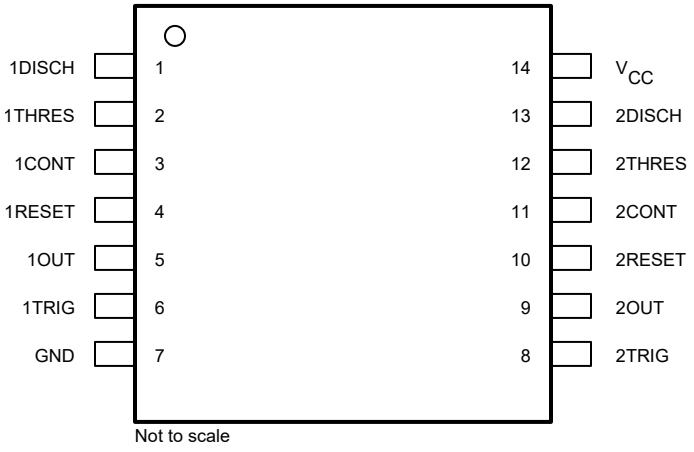


图 4-1. NA556：D，14 引脚 SOIC 和 N，14 引脚 PDIP
NE556：D，14 引脚 SOIC，DB，14 引脚 SSOP，N，14 引脚 PDIP 和 NS，14 引脚 SO
SA556：N，14 引脚 PDIP
SE556：J，14 引脚 CDIP
（顶视图）

表 4-1. 引脚功能

引脚		类型	说明
名称	编号		
CONT	3、11	输入	控制比较器阈值。输出 2/3 V_{CC} 并允许旁路电容器连接。
DISCH	1、13	输出	集电极开路输出，可对计时电容器进行放电。
GND	7	—	地。
OUT	5、9	输出	高电流计时器输出信号。
复位	4、10	输入	低电平有效复位输入可强制将输出端和放电端置于低电平。
THRES	2、12	输入	计时输入结束。THRES > CONT 时将输出端和放电端置于低电平。
TRIG	6、8	输入	计时输入开始。TRIG < 1/2 CONT 时将输出端置于高电平，放电端为开路状态。
V_{CC}	14	—	电源电压。

Copyright © 2025 Texas Instruments Incorporated

5 规格

5.1 绝对最大额定值

在自然通风条件下的工作温度范围内测得（除非另有说明）(1)

			最小值	最大值	单位
V_{CC}	电源电压(2)			18	V
V_I	输入电压：CONT、RESET、THRES 和 TRIG			V_{CC}	V
I_O	输出电流			±225	mA
T_J	工作虚拟结温			150	°C
	距离外壳 1.6mm（1/16 英寸）的引线温度	J 封装，60 秒		300	°C
		D、N 或 NS 封装，10 秒		260	
T_{stg}	贮存温度		-65	150	°C

(1) 超出*绝对最大额定值*运行可能会对器件造成永久损坏。*绝对最大额定值*并不表示器件在这些条件下或在*建议运行条件*以外的任何其他条件下能够正常运行。如果超出*建议运行条件*但在*绝对最大额定值*范围内使用，器件可能不会完全正常运行，这可能影响器件的可靠性、功能和性能并缩短器件寿命。
(2) 所有电压值都是以网络接地端为基准。

5.2 ESD 等级

			值	单位
$V_{(ESD)}$	静电放电	人体放电模型 (HBM)，符合 ANSI/ESDA/JEDEC JS-001 标准(1)	±500	V
		充电器件模型 (CDM)，符合 ANSI/ESDA/JEDEC JS-002 标准(2)	±1500	

(1) JEDEC 文档 JEP155 指出：500V HBM 时能够在标准 ESD 控制流程下安全生产。
(2) JEDEC 文档 JEP157 指出：250V CDM 时能够在标准 ESD 控制流程下安全生产。

5.3 建议运行条件

			最小值	最大值	单位
V_{CC}	电源电压	NA556、NE556、SA556	4.5	16	V
		SE556	4.5	18	
I_O	输出电流			±200	mA
T_A	自然通风条件下的工作温度范围	NA556	-40	105	°C
		NE556	0	70	
		SA556	-40	85	
		SE556	-55	125	

5.4 热性能信息

热指标(1)		NA556、NE556	NE556	SE556	NA556、NE556、SA556	NE556	单位
		D (SOIC)	DB (SSOP)	J (CDIP)	N (PDIP)	NS (SOP)	
		14 引脚	14 引脚	14 引脚	14 引脚	14 引脚	
$R_{\theta JA}$	结至环境热阻	91.4	104.5	86.1	73.4	89.5	°C/W
$R_{\theta JC(top)}$	结至外壳（顶部）热阻	51.7	56.3	38.8	51.7	47.3	°C/W
$R_{\theta JB}$	结至电路板热阻	49.6	64.1	73.5	47.6	52.9	°C/W
ψ_{JT}	结至顶部特征参数	12.3	14.0	32.4	29.5	11.3	°C/W
ψ_{JB}	结至电路板特征参数	49.1	63.3	68.7	47.0	52.3	°C/W

Copyright © 2025 Texas Instruments Incorporated

热指标(1)		NA556、NE556	NE556	SE556	NA556、NE556、SA556	NE556	单位
		D (SOIC)	DB (SSOP)	J (CDIP)	N (PDIP)	NS (SOP)	
		14 引脚	14 引脚	14 引脚	14 引脚	14 引脚	
$R_{\theta JC(bot)}$	结至外壳（底部）热阻	不适用	不适用	20.1	不适用	不适用	°C/W

(1) 有关新旧热指标的更多信息，请参阅*半导体和 IC 封装热指标*应用报告。

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性

测试条件为 V_{CC} = 5V 至 15V，T_A = 25°C（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
V_T	阈值电压电平	V_{CC} = 15V	NA556、NE556、SA556	8.8	10	11.2	V
			SE556	9.4	10	10.6	
		V_{CC} = 5V	NA556、NE556、SA556	2.4	3.3	4.2	
			SE556	2.7	3.3	4	
I_T	阈值电流(1)				30	250	nA
V_{TRIG}	触发电压电平	V_{CC} = 15V	NA556、NE556、SA556	4.5	5	5.6	V
			SE556	4.8	5	5.2	
		V_{CC} = 15V，T_A = –55°C 至 +125°C	SE556	3		6	
		V_{CC} = 5V	NA556、NE556、SA556	1.1	1.67	2.2	
			SE556	1.45	1.67	1.9	
		V_{CC} = 5V，T_A = –55°C 至 +125°C	SE556			1.9	
I_{TRIG}	触发电流	V_{TRIG} = 0V	NA556、NE556、SA556		0.5	2	µA
			SE556		0.5	0.9	
V_{RESET}	复位电压电平			0.3	0.7	1	V
		T_A = -55°C 至 +125°C	SE556			1.1	
I_{RESET}	复位电流	V_{RESET} = V_{CC}			0.1	0.4	mA
		V_{RESET} = 0V	NA556、NE556、SA556		-0.4	1.5	
			SE556		-0.4	-1	
I_{DISCH}	放电关闭状态电流				20	100	nA
V_{CONT}	控制电压（开路）	V_{CC} = 15V	NA556、NE556、SA556	9	10	11	V
			SE556	9.6	10	10.4	
		V_{CC} = 15V，T_A = –55°C 至 +125°C	SE556	9.6		10.4	
		V_{CC} = 5V	NA556、NE556、SA556	2.6	3.3	4	
			SE556	2.9	3.3	3.8	
		V_{CC} = 5V，T_A = –55°C 至 +125°C	SE556	2.9		3.8	

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

测试条件为 V_{CC} = 5V 至 15V，T_A = 25°C（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
V_{OL}	低电平输出电压	V_{CC} = 15V，I_{OL} = 10mA	NA556、NE556、SA556		0.1	0.25	V
			SE556		0.1	0.15	
		V_{CC} = 15V，I_{OL} = 10mA，T_A = –55°C 至 +125°C	SE556			0.2	
		V_{CC} = 15V，I_{OL} = 50mA	NA556、NE556、SA556		0.4	0.75	
			SE556		0.4	0.5	
		V_{CC} = 15V，I_{OL} = 50mA，T_A = –55°C 至 +125°C	SE556			1	
		V_{CC} = 15V，I_{OL} = 100mA	NA556、NE556、SA556		2	2.5	
			SE556		2	2.2	
		V_{CC} = 15V，I_{OL} = 100mA，T_A = –55°C 至 +125°C	SE556			2.7	
		V_{CC} = 15V，I_{OL} = 200mA			2.5		
		V_{CC} = 5V，I_{OL} = 3.5mA，T_A = –55°C 至 +125°C	SE556			0.35	
		V_{CC} = 5V，I_{OL} = 5mA	NA556、NE556、SA556		0.1	0.25	
			SE556		0.1	0.15	
		V_{CC} = 5V，I_{OL} = 5mA，T_A = –55°C 至 +125°C	SE556			0.8	
		V_{CC} = 5V，I_{OL} = 8mA	NA556、NE556、SA556		0.15	0.3	
			SE556		0.15	0.25	
V_{OH}	高电平输出电压	V_{CC} = 15V，I_{OH} = –100mA	NA556、NE556、SA556	12.75	13.3		V
			SE556	13	13.3		
		V_{CC} = 15V，I_{OH} = –100mA，T_A = –55°C 至 +125°C	SE555	12			
		V_{CC} = 15V，I_{OH} = –200mA			12.5		
		V_{CC} = 5V，I_{OH} = –100mA	NA556、NE556、SA556	2.75	3.3		
			SE556	3	3.3		
		V_{CC} = 5V，I_{OH} = –100mA，T_A = –55°C 至 +125°C	SE555	2			

Copyright © 2025 Texas Instruments Incorporated

5.5 电气特性（续）

测试条件为 V_{CC} = 5V 至 15V，T_A = 25°C（除非另有说明）

参数		测试条件		最小值	典型值	最大值	单位
I_{CC}	电源电流	输出低电平，空载，V_{CC} = 15V	NA556、NE556、SA556		20	30	mA
			SE556		20	24	
		输出低电平，空载，V_{CC} = 5V	NA556、NE556、SA556		6	12	
			SE556		6	10	
		输出高电平，空载，V_{CC} = 15V	NA556、NE556、SA556		18	26	
			SE556		18	20	
		输出高电平，空载，V_{CC} = 5V	NA556、NE556、SA556		4	10	
			SE556		4	8	

(1) 此参数会影响 图 6-3 电路中定时电阻器 R_A 和 R_B 的最大值。例如，当 V_{CC} = 5V 时，最大值为 $R_A + R_B \cong 3.4M\Omega$，当 V_{CC} = 15V 时，最大值为 $R_A + R_B \cong 10M\Omega$。

5.6 开关特性

在 V_{CC} = 5V 和 15V 且 T_A = 25°C 条件下测得（除非另有说明）；特性值是通过设计和/或表征指定，并未经过生产测试

参数		测试条件(1)		最小值	典型值	最大值	单位
	计时间隔的温度系数	每个计时器，单稳态(2)，T_A = 最小值至最大值	NA556、NE556、SA556		50		ppm/°C
			SE556		30	100	
		每个计时器，非稳态(3)，T_A = 最小值至最大值	NA556、NE556、SA556		150		
			SE556		90		
		计时器 1 至计时器 2，T_A = 最小值至最大值			±10		
	计时间隔的电源电压灵敏度	每个计时器，单稳态(2)	NA556、NE556、SA556		0.1	0.5	%/V
			SE556		0.05	0.2	
		每个计时器，非稳态(3)	NA556、NE556、SA556		0.3		
			SE556		0.15		
		计时器 1 至计时器 2	NA556、NE556、SA556		±0.2		
			SE556		±0.1		
t_r	输出脉冲上升时间	C_L = 15pF，T_A = 25°C，20% 至 80%	NA556、NE556、SA556		100	300	ns
			SE556		100	200	
t_f	输出脉冲下降时间	C_L = 15pF，T_A = 25°C，80% 至 20%	NA556、NE556、SA556		100	300	ns
			SE556		100	200	

(1) 对于显示为“最小值”或“最大值”的条件，请使用在*建议工作条件*下指定的相应值。
(2) 指定的值适用于类似于 图 6-2 的单稳态电路中的器件，具有以下组件值：R_A = 2kΩ 至 100kΩ，C_T = 0.1μF。
(3) 指定的值适用于类似于 图 6-3 的非稳态电路中的器件，具有以下组件值：R_A = 1kΩ 至 100kΩ，C_T = 0.1μF。

Copyright © 2025 Texas Instruments Incorporated

6 详细说明

6.1 概述

Nx556 或 Sx556 是一款精密计时器件，用于通用计时应用。在延时时间或单稳态工作模式下，计时间隔由单个外部电阻器和电容器网络控制。在非稳态工作模式下，频率和占空比可由两个外部电阻器和单个外部电容器独立控制。RESET 会覆盖 TRIG，从而覆盖 THRES（当 CONT 引脚为 2/3 V_{CC} 时）。

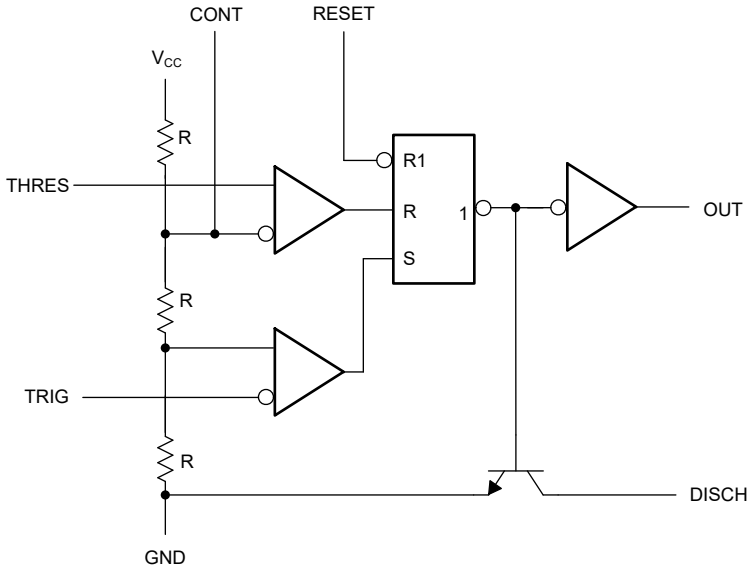
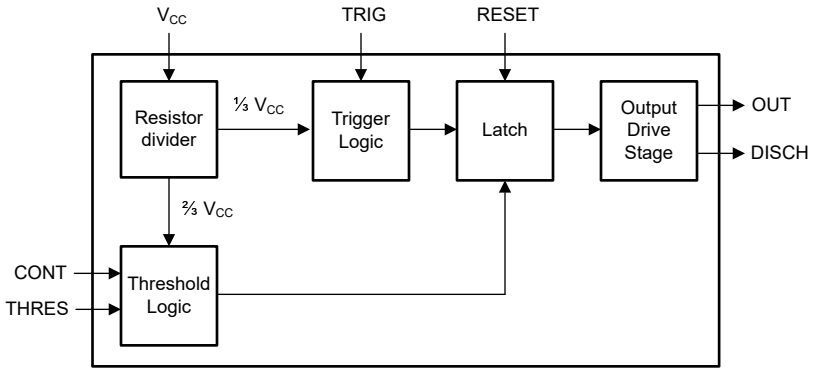


图 6-1. 简化版原理图

6.2 功能方框图



Copyright © 2025 Texas Instruments Incorporated

6.3 特性说明

6.3.1 单稳态工作模式

对于单稳态工作模式，图 6-2 展示了如何连接这些计时器中的任何一个。如果输出为低电平，向触发器 (TRIG) 施加负向脉冲可设置内部锁存器；输出变为高电平，放电引脚 (DISCH) 变为开漏。然后，电容器 C_T 通过 R_A 充电，直到电容器上的电压达到阈值 (THRES) 输入的阈值电压。如果 TRIG 恢复到高电平，阈值比较器的输出将复位内部锁存器，输出变为低电平，放电引脚变为低电平，从而使电容器 C_T 快速放电。

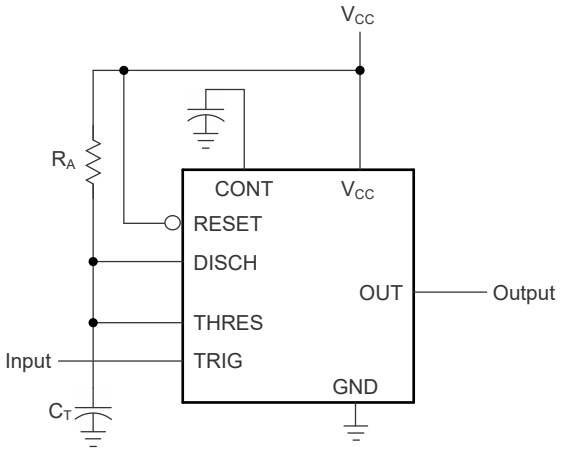


图 6-2. 单稳态工作模式电路

当 TRIG 电压低于触发阈值时，将启动单稳态工作模式。启动后，只有 TRIG 在计时间隔结束前至少 10µs 内保持高电平，此序列才会结束。当触发器接地时，比较器存储时间最长为 10µs，这样就将最小单稳脉冲持续时间限制为 10µs。输出脉冲持续时间约为 $t_w = 1.1 \times R_A C_T$。阈值电平和充电速率与电源电压 V_{CC} 成正比。因此，只要电源电压在此时间间隔内保持恒定，计时间隔就与电源电压无关。在单稳态应用中，通过施加到 CONT 的电压来设置触发器输入的跳闸点。

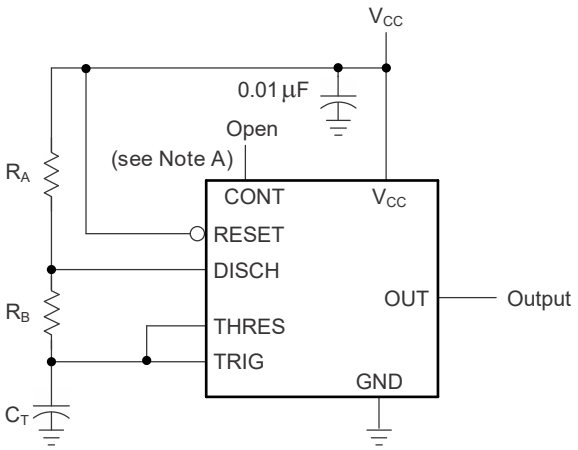
在此时间间隔内同时向 RESET 和 TRIG 施加负向触发脉冲会对电容器 C_T 放电，并重新启动该周期，从而开始复位脉冲的正沿。只要复位脉冲为低电平，则输出保持低电平。为了防止误触发，当 RESET 未置为低电平时，将 RESET 连接到 V_{CC}。如果需要复位功能，并且引脚由外部逻辑或微控制器驱动，请使用上拉电阻器连接到 V_{CC}（例如 10kΩ），以防止复位引脚悬空。如果不需要 RESET 功能，则将 RESET 引脚直接短接至 V_{CC} 引脚。

6.3.2 非稳态工作模式

按照图 6-3 中所示，在图 6-2 电路中增加第二个电阻器 (R_B) 并将触发器输入连接到阈值输入会导致计时器自触发并作为多谐振荡器工作。C_T 电容器通过 R_A 和 R_B 充电，然后仅通过 R_B 放电。因此，占空比由 R_A 和 R_B 的值控制。

此非稳态连接导致电容器 C_T 在阈值电压电平
($\cong 0.67 \times V_{CC}$) 和触发器电压电平 ($\cong 0.33 \times V_{CC}$) 间充电和放电。与单稳态电路中相同，充电和放电时间（以及频率和占空比）均不受电源电压的影响。为了减少失真，请在 100kHz 或以下的最高频率下使用。如果需要更高的工作频率，请考虑改用 TLC556 LinCMOS™ 计时器。

Copyright © 2025 Texas Instruments Incorporated



用电容器解除 CONT 电压对地耦合可改善运行状态。重新评估各个应用。

图 6-3. 非稳态工作模式电路

$$t_H \cong 0.693 \times (R_A + R_B) \times C_T \quad (1)$$

$$t_L \cong 0.693 \times R_B \times C_T \quad (2)$$

周期、频率、以驱动器为基准的占空比和以波形为基准的占空比的其他有用关系如下所示：

$$T = t_H + t_L \cong 0.693 \times (R_A + 2R_B) \times C_T \quad (3)$$

$$f = \frac{1}{T} \cong \frac{1.44}{(R_A + 2R_B) \times C_T} \quad (4)$$

$$\text{Output driver duty cycle} = \frac{t_L}{T} \cong \frac{R_B}{R_A + 2R_B} \quad (5)$$

$$\text{Output waveform duty cycle} = \frac{t_H}{T} \cong 1 - \frac{R_B}{R_A + 2R_B} = \frac{R_A + R_B}{R_A + 2R_B} \quad (6)$$

6.4 器件功能模式

表 6-1 展示了器件真值表。对于有效的复位电压条件，请对 V_{CC} 使用外部上拉电阻（如果使用复位功能），或将 RESET 引脚直接短接至 V_{CC}（如果未使用复位功能）。

表 6-1. 功能表

复位电压(1)	触发电压(1)	阈值电压(1)	输出	放电开关
低电平	不相关	不相关	低	开
> MAX	< 1/3 × V_{CC}	不相关(2)	高	关闭
> MAX	> 1/3 × V_{CC}	> 2/3 × V_{CC}	低	开
> MAX	> 1/3 × V_{CC}	< 2/3 × V_{CC}	如之前设定	

(1) 显示的电压电平是额定值。
(2) CONT 引脚开路或 2/3 × V_{CC}。

Copyright © 2025 Texas Instruments Incorporated

7 应用和实施

备注

以下应用部分中的信息不属于 TI 器件规格的范围，TI 不担保其准确性和完整性。TI 的客 户应负责确定器件是否适用于其应用。客户应验证并测试其设计，以确保系统功能。

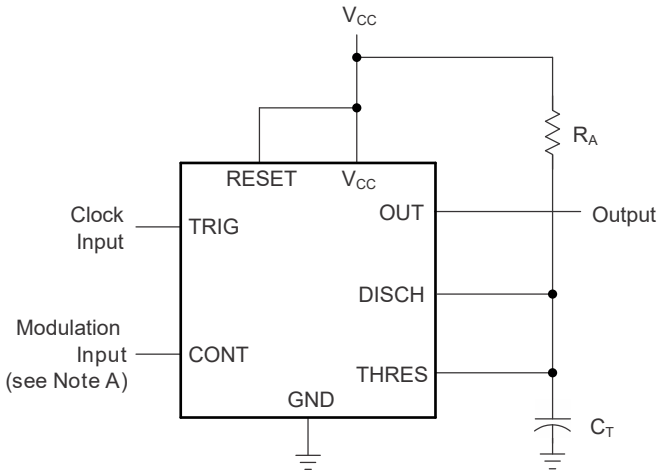
7.1 应用信息

Nx556 和 Sx556 计时器器件利用电阻器和电容器充电延迟来提供可编程的延时时间或工作频率。以下部分简要概述了设计流程。复位模式可强制将输出和放电置于低电平，并可略微降低供电电流。

7.2 典型应用

7.2.1 脉宽调制

要修改计时器的运行，请向 CONT 施加外部电压（或电流）以调制内部阈值和触发器电压。图 7-1 展示了脉宽调制电路。连续的输入脉冲序列可触发单稳态电路，而控制信号可以调制阈值电压。图 7-2 展示了产生的占空比与控制电压传递函数间的关系。尝试以 10% 以下的占空比运行可能会导致输出脉冲不一致。尝试以接近 100% 的占空比运行时，依次产生 2 分频、3 分频和 4 分频。



A. 调制信号可以直接耦合到 CONT，也可以容性耦合到 CONT。对于直接耦合，应考虑调制源电压和阻抗对计时器偏置的影响。

图 7-1. 脉宽调制电路

7.2.1.1 设计要求

时钟输入的 V_{OL} 和 V_{OH} 电平必须分别小于和大于 1/3 V_{CC}。时钟输入 V_{OL} 时间必须小于最短输出高电平时间；因此，建议使用高（正）占空比时钟。建议的最小调制电压为 1V。较低的 CONT 电压会极大地增加阈值比较器的传播延迟和存储时间。应用必须不易受非线性传递函数的影响；调制输入和脉宽之间的关系不是线性关系，因为电容器电荷基于 RC，具有负指数曲线。

7.2.1.2 详细设计过程

选择 R_A 和 C_T，使 $R_A \times C_T$ 等于或小于时钟输入周期。图 7-2 展示了控制电压和输出占空比之间的非线性关系。占空比是控制电压和时钟周期相对于 RC 时间常数的函数。

Copyright © 2025 Texas Instruments Incorporated

7.2.1.3 应用曲线

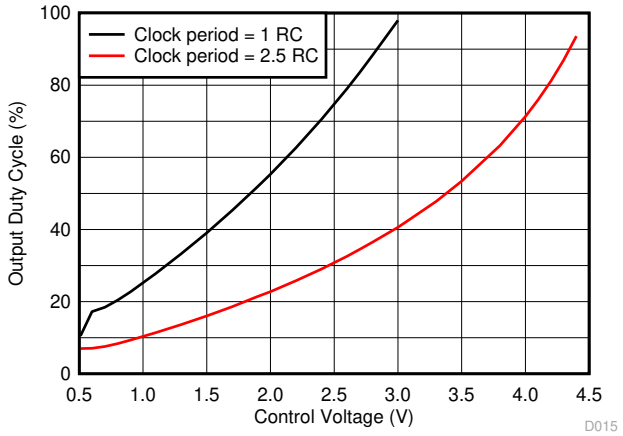
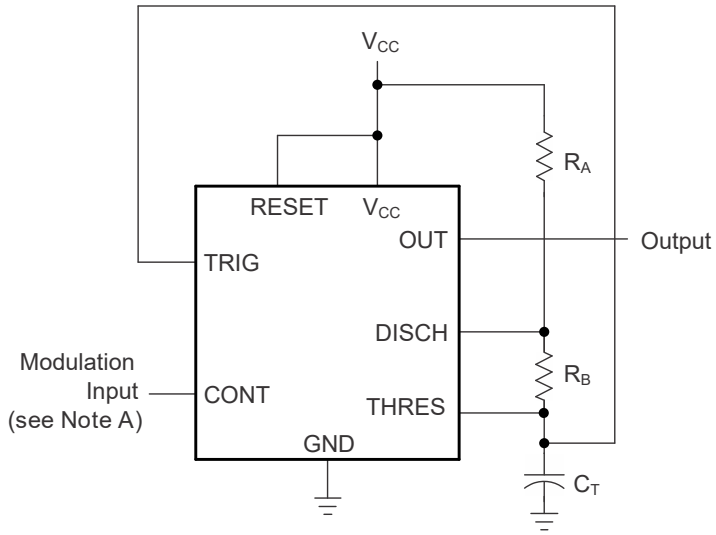


图 7-2. 脉宽调制与控制电压间的关系
时钟占空比 98%，V_{CC} = 5V

7.2.2 脉冲位置调制

如 图 7-3 中所示，这些计时器中的任意一个都可以用作脉冲位置调制器。这种应用可以调制自由运行振荡器的阈值电压和延时时间。图 7-4 和 图 7-5 展示了输出频率和占空比与控制电压间的关系。



A. 调制信号可以直接耦合到 CONT，也可以容性耦合到 CONT。对于直接耦合，应考虑调制源电压和阻抗对计时器偏置的影响。

图 7-3. 脉冲位置调制电路

Copyright © 2025 Texas Instruments Incorporated

7.2.2.1 设计要求

直流和交流耦合调制输入都可改变计时电容器的上下电压阈值。频率和占空比均随调制电压变化。低于 1V 的控制电压可能会导致输出干扰，而不是稳定输出脉冲流。表 7-1 提供了示例设计要求。

表 7-1. 设计参数

设计参数	示例值
R_A	3kΩ
R_B	309Ω
C_T	1nF

7.2.2.2 详细设计过程

设置为 2/3 V_{CC} 的控制电压的标称输出频率和占空比可使用 节 6.3.2 中的公式确定。

7.2.2.3 应用曲线

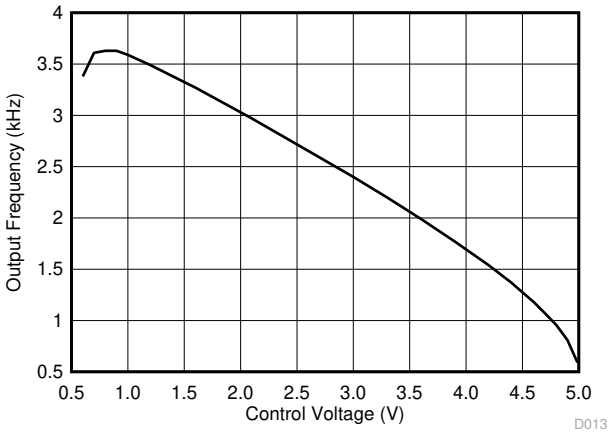


图 7-4. 脉冲位置调制频率与控制电压间的关系，V_{CC} = 5V

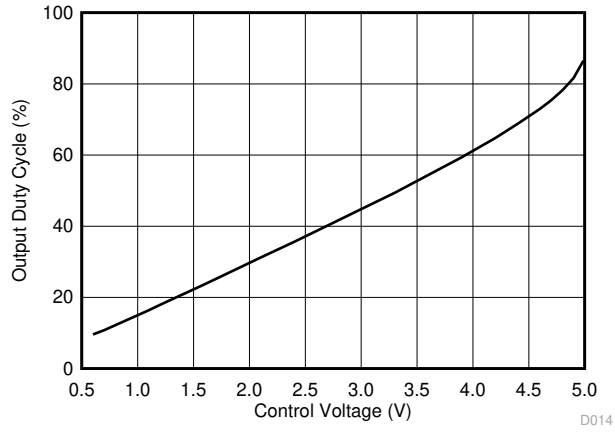


图 7-5. 脉冲位置调制占空比与控制电压间的关系，V_{CC} = 5V

8 器件和文档支持

TI 提供广泛的开发工具。下面列出了用于评估器件性能、生成代码和开发解决方案的工具和软件。

8.1 接收文档更新通知

要接收文档更新通知，请导航至 ti.com 上的器件产品文件夹。点击*通知* 进行注册，即可每周接收产品信息更改摘要。有关更改的详细信息，请查看任何已修订文档中包含的修订历史记录。

8.2 支持资源

TI E2E™ 中文支持论坛是工程师的重要参考资料，可直接从专家处获得快速、经过验证的解答和设计帮助。搜索现有解答或提出自己的问题，获得所需的快速设计帮助。

链接的内容由各个贡献者“按原样”提供。这些内容并不构成 TI 技术规范，并且不一定反映 TI 的观点；请参阅 TI 的使用条款。

8.3 商标

TI E2E™ is a trademark of Texas Instruments.
所有商标均为其各自所有者的财产。

8.4 静电放电警告

静电放电 (ESD) 会损坏这个集成电路。德州仪器 (TI) 建议通过适当的预防措施处理所有集成电路。如果不遵守正确的处理和安装程序，可能会损坏集成电路。

ESD 的损坏小至导致微小的性能降级，大至整个器件故障。精密的集成电路可能更容易受到损坏，这是因为非常细微的参数更改都可能会导致器件与其发布的规格不相符。

8.5 术语表

TI 术语表　　本术语表列出并解释了术语、首字母缩略词和定义。

9 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision H (December 2024) to Revision I (March 2025)	Page
• 更新了*器件信息*表以显示每个器件的正确温度范围	1
• 在*热性能信息*中添加了 DB 封装的热性能规格	3
• 更正了拼写错误，将*单稳态工作模式*中的最短单稳态脉冲持续时间从 1µs 修改为 10µs	9

Changes from Revision G (June 2006) to Revision H (December 2024)	Page
• 更新了整个文档中的表格、图和交叉参考的编号格式	1
• 添加了*引脚配置和功能*、*规范*、*详细说明*、*应用和实施*、*器件和文档支持* 部分和相关小节	1
• 更新了*说明*、*应用* 和*特性* 部分	1
• 向数据表添加了 DB 封装	1
• 从*绝对最大额定值*中删除了封装热性能信息和相关脚注	3
• 添加了 *ESD 等级* 表以及 HBM 和 CDM 规格	3
• 删除了*建议工作条件*中的冗余输入电压 (V_I) 规格	3
• 将*功率耗散额定值* 表更改为*热性能信息*，并更新了每种封装的热性能规格	3
• 将*工作特性* 的标题更改为*开关特性*，并澄清了相关值是通过设计或表征指定，并未经过生产测试	7
• 删除了*开关特性* 中计时间隔规范的初始误差，并澄清了输出上升和下降时间分别为 20% 至 80% 和 80% 至 20%	7

Copyright © 2025 Texas Instruments Incorporated

10 机械、封装和可订购信息

以下页面包含机械、封装和可订购信息。这些信息是指定器件可用的最新数据。数据如有变更，恕不另行通知，且不会对此文档进行修订。有关此数据表的浏览器版本，请查阅左侧的导航栏。

Copyright © 2025 Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package | Pins	Package qty | Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
JM38510/10902BCA	Active	Production	CDIP (J) | 14	25 | TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	JM38510 /10902BCA
JM38510/10902BCA.A	Active	Production	CDIP (J) | 14	25 | TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	JM38510 /10902BCA
NA556D	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	-40 to 105	NA556
NA556DR	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	NA556
NA556DR.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	NA556
NA556N	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	NA556N
NA556N.A	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 105	NA556N
NE556D	Obsolete	Production	SOIC (D) | 14	-	-	Call TI	Call TI	0 to 70	NE556
NE556DBR	Active	Production	SSOP (DB) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	N556
NE556DBR.A	Active	Production	SSOP (DB) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	N556
NE556DR	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	NE556
NE556DR.A	Active	Production	SOIC (D) | 14	2500 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	NE556
NE556N	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	NE556N
NE556N.A	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	0 to 70	NE556N
NE556NSR	Active	Production	SOP (NS) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	NE556
NE556NSR.A	Active	Production	SOP (NS) | 14	2000 | LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	NE556
SA556N	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	SA556N
SA556N.A	Active	Production	PDIP (N) | 14	25 | TUBE	Yes	NIPDAU	N/A for Pkg Type	-40 to 85	SA556N
SE556J	Active	Production	CDIP (J) | 14	25 | TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	SE556J
SE556J.A	Active	Production	CDIP (J) | 14	25 | TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	SE556J
SE556JB	Active	Production	CDIP (J) | 14	25 | TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	SE556JB
SE556JB.A	Active	Production	CDIP (J) | 14	25 | TUBE	No	SNPB	N/A for Pkg Type	-55 to 125	SE556JB

(1) **Status:** For more details on status, see our product life cycle.

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the TI RoHS Statement for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

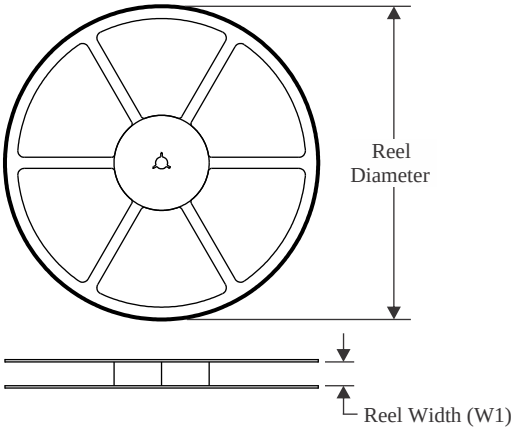
Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

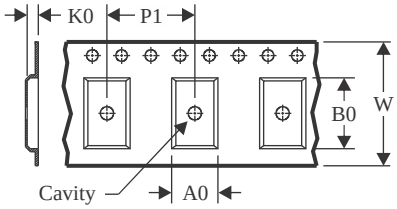
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

REEL DIMENSIONS

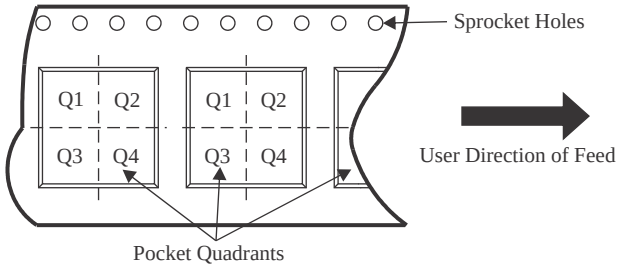


TAPE DIMENSIONS



A0	Dimension designed to accommodate the component width
B0	Dimension designed to accommodate the component length
K0	Dimension designed to accommodate the component thickness
W	Overall width of the carrier tape
P1	Pitch between successive cavity centers

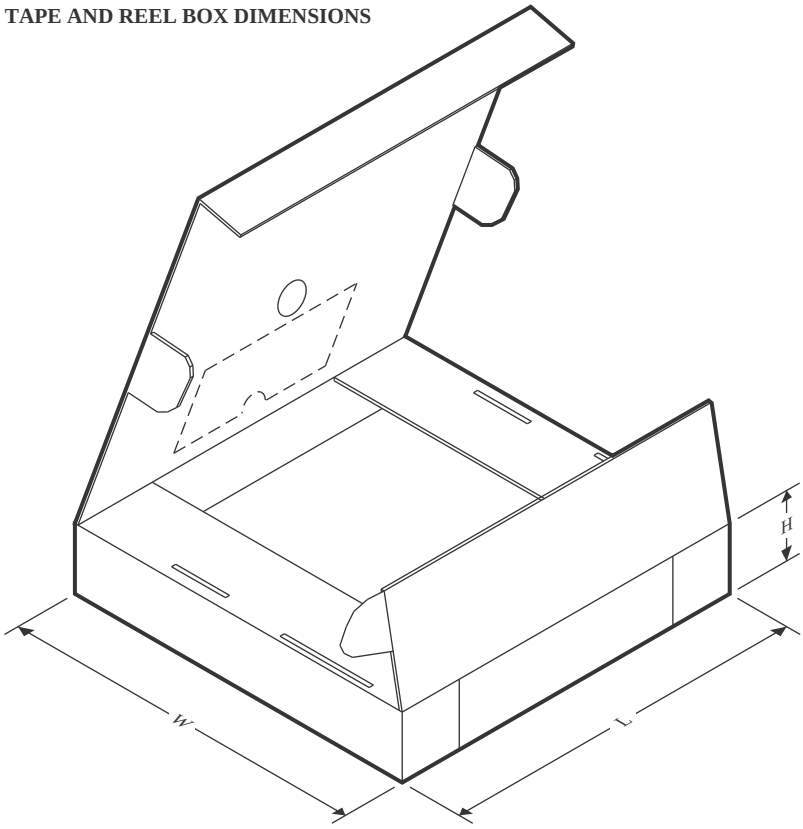
QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
NA556DR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
NE556DBR	SSOP	DB	14	2000	330.0	16.4	8.35	6.6	2.4	12.0	16.0	Q1
NE556DR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
NE556DR	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1
NE556NSR	SOP	NS	14	2000	330.0	16.4	8.1	10.4	2.5	12.0	16.0	Q1

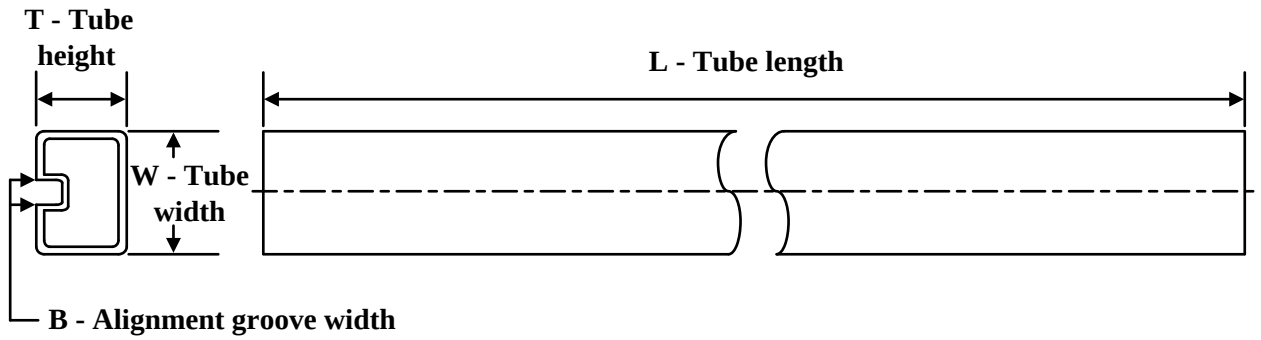
TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

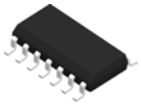
Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
NA556DR	SOIC	D	14	2500	353.0	353.0	32.0
NE556DBR	SSOP	DB	14	2000	353.0	353.0	32.0
NE556DR	SOIC	D	14	2500	353.0	353.0	32.0
NE556DR	SOIC	D	14	2500	353.0	353.0	32.0
NE556NSR	SOP	NS	14	2000	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (µm)	B (mm)
NA556N	N	PDIP	14	25	506	13.97	11230	4.32
NA556N	N	PDIP	14	25	506	13.97	11230	4.32
NA556N.A	N	PDIP	14	25	506	13.97	11230	4.32
NA556N.A	N	PDIP	14	25	506	13.97	11230	4.32
NE556N	N	PDIP	14	25	506	13.97	11230	4.32
NE556N	N	PDIP	14	25	506	13.97	11230	4.32
NE556N.A	N	PDIP	14	25	506	13.97	11230	4.32
NE556N.A	N	PDIP	14	25	506	13.97	11230	4.32
SA556N	N	PDIP	14	25	506	13.97	11230	4.32
SA556N.A	N	PDIP	14	25	506	13.97	11230	4.32

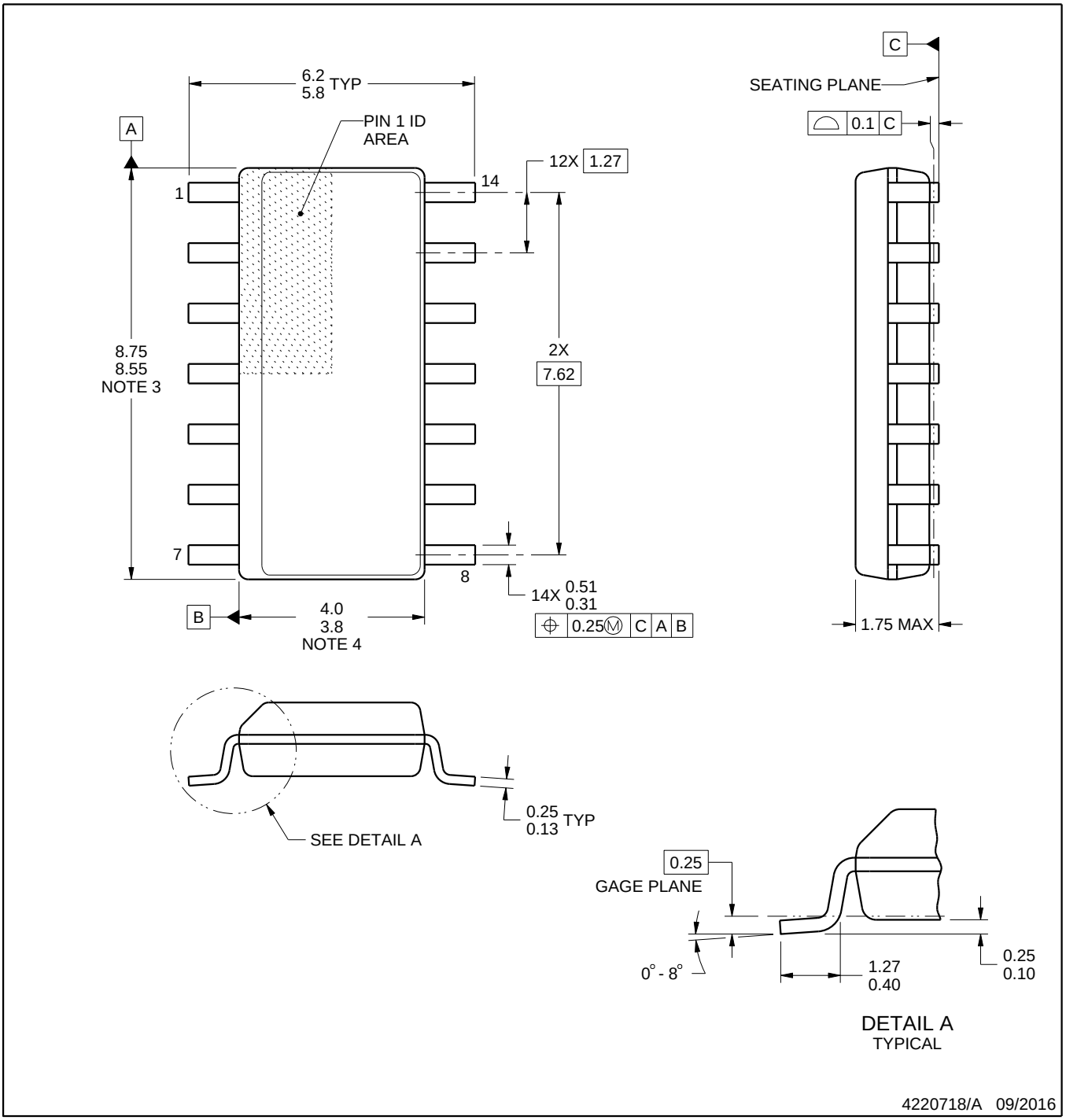


PACKAGE OUTLINE

D0014A

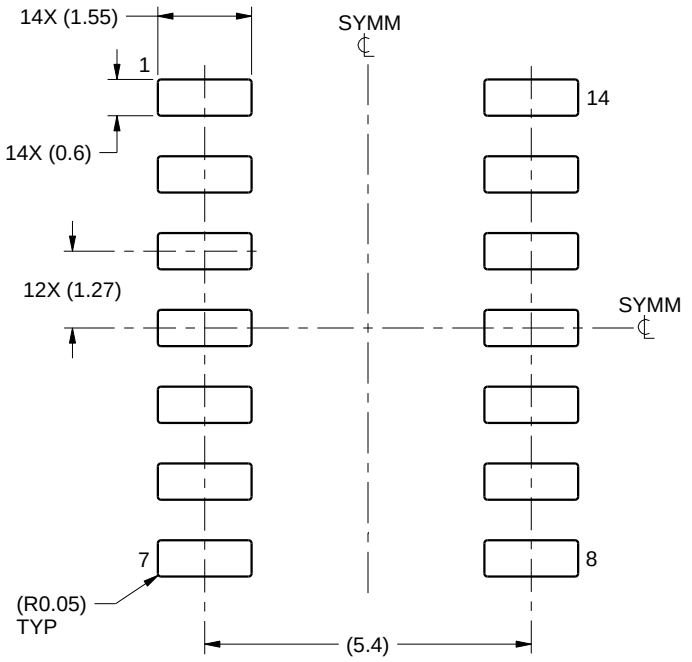
SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT

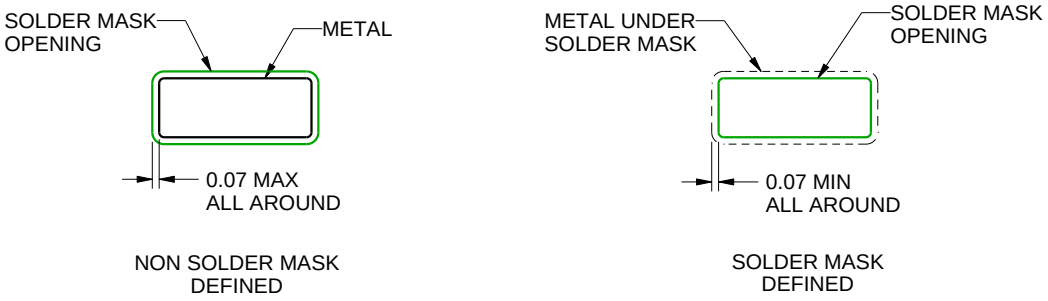


NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

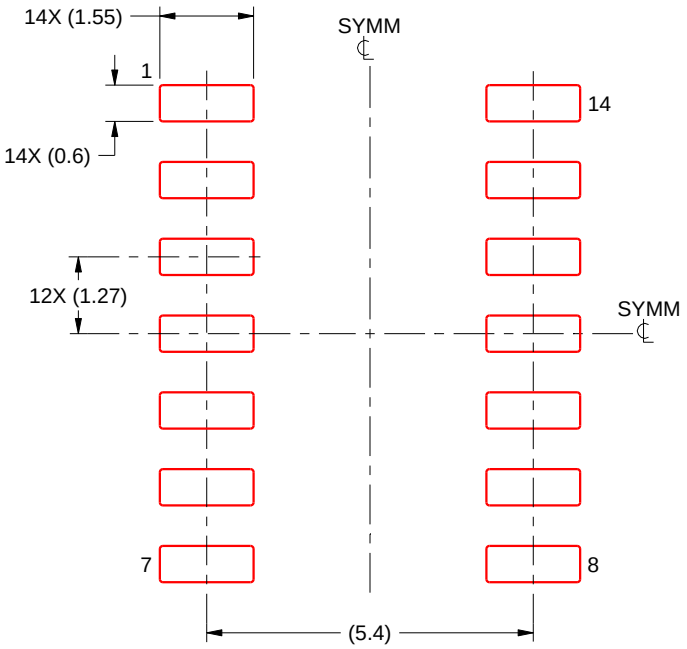
6. Publication IPC-7351 may have alternate designs.
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

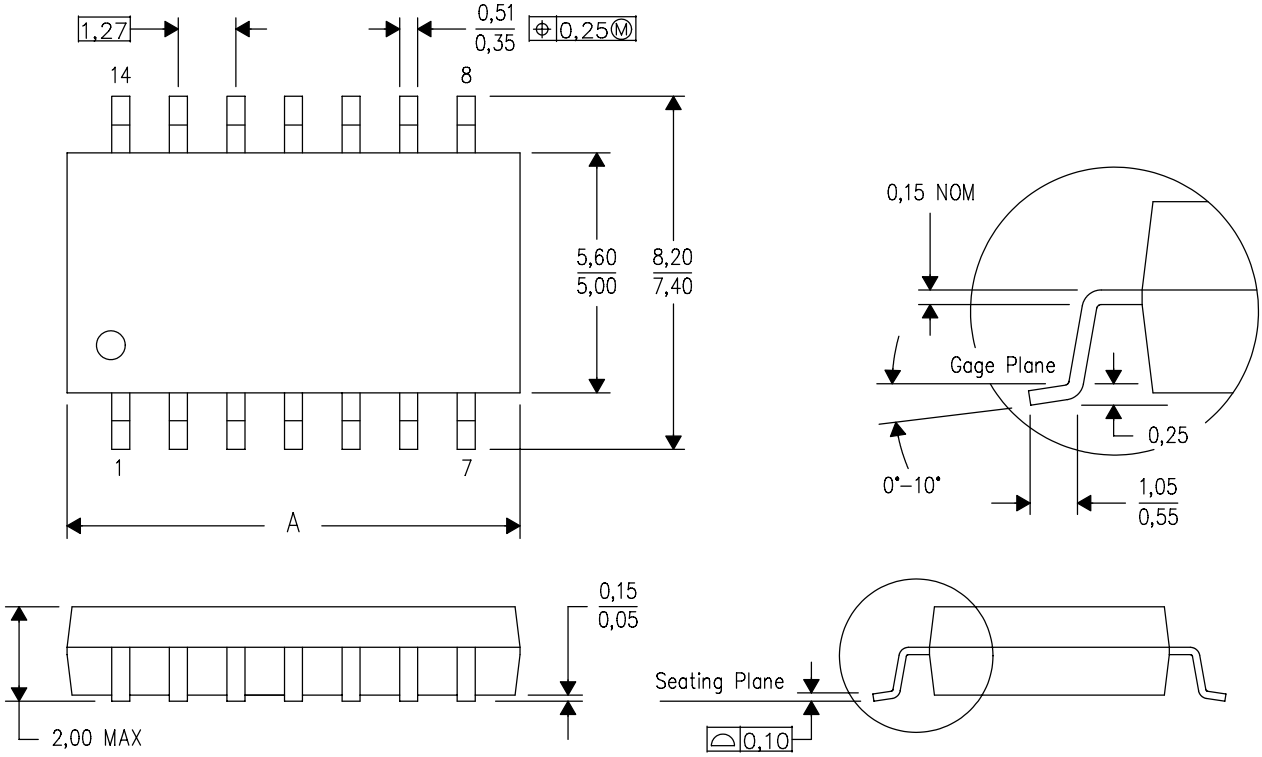
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

NS (R-PDSO-G)** **PLASTIC SMALL-OUTLINE PACKAGE**

14-PINS SHOWN



DIM \ PINS **	14	16	20	24
A MAX	10,50	10,50	12,90	15,30
A MIN	9,90	9,90	12,30	14,70

4040062/C 03/03

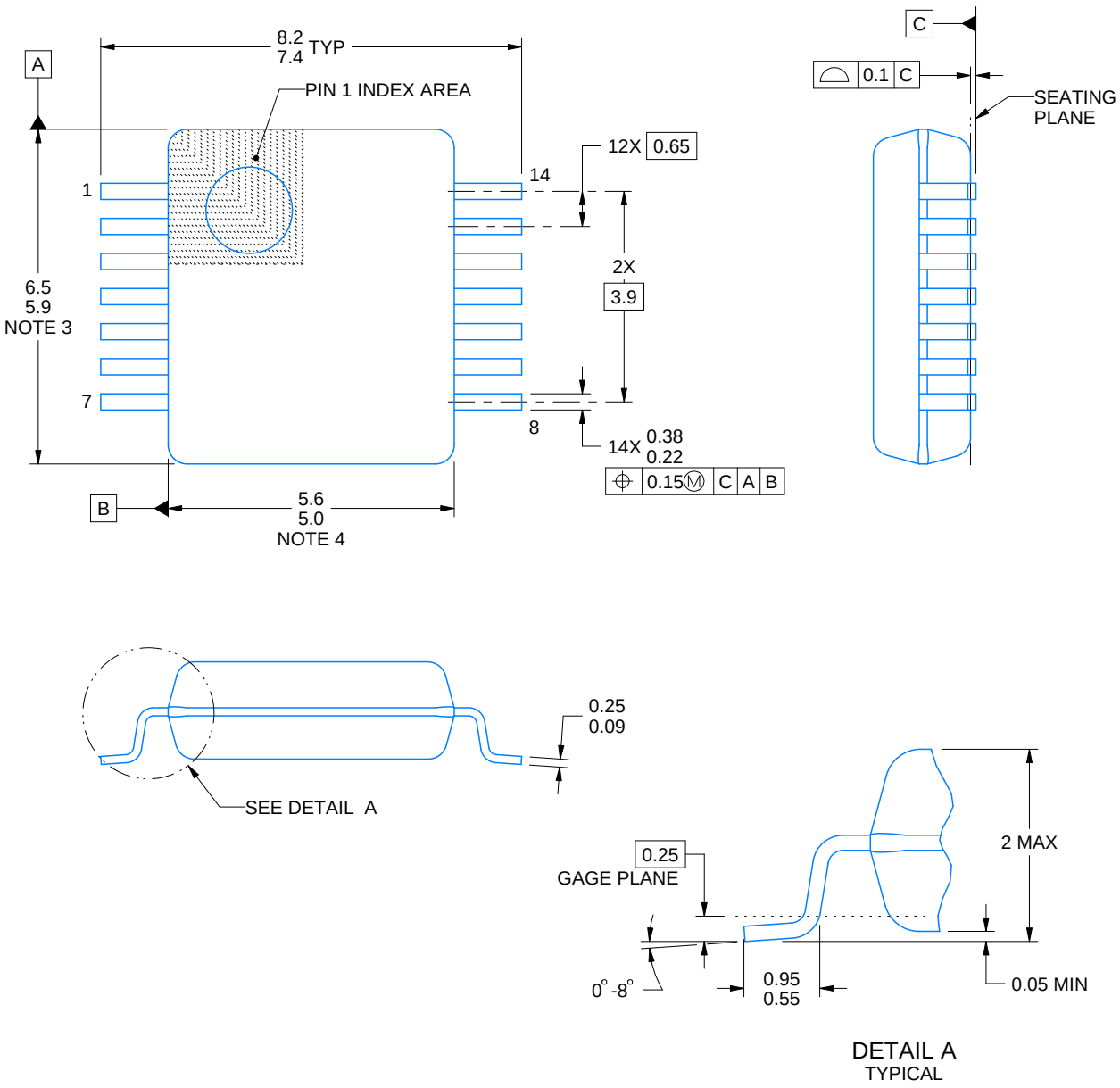
NOTES:
A. All linear dimensions are in millimeters.
B. This drawing is subject to change without notice.
C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

PACKAGE OUTLINE

DB0014A

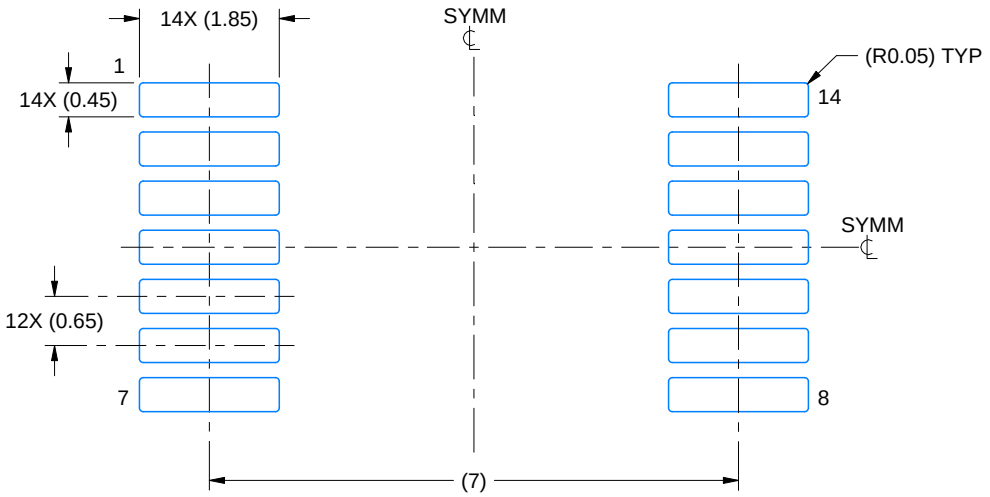
SSOP - 2 mm max height

SMALL OUTLINE PACKAGE

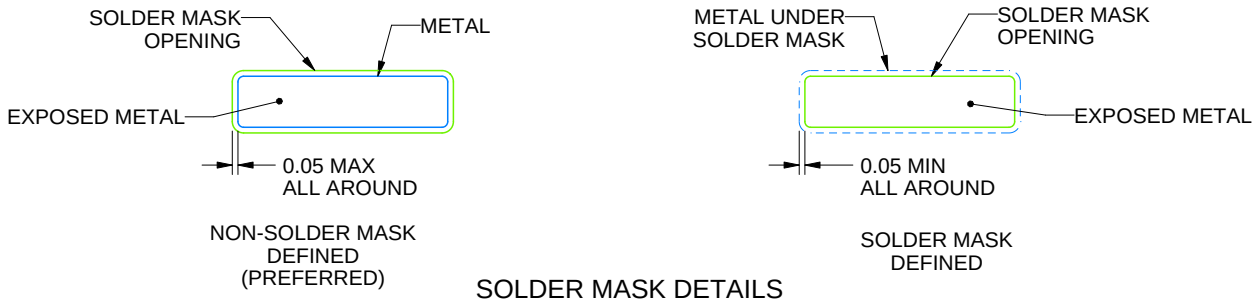


NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MO-150.



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE: 10X

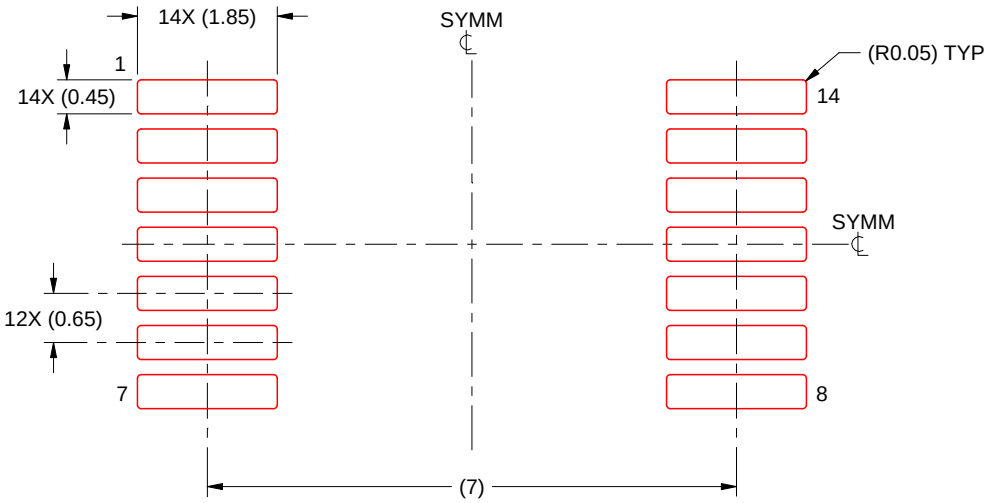


SOLDER MASK DETAILS

4220762/A 05/2024

NOTES: (continued)

5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE: 10X

4220762/A 05/2024

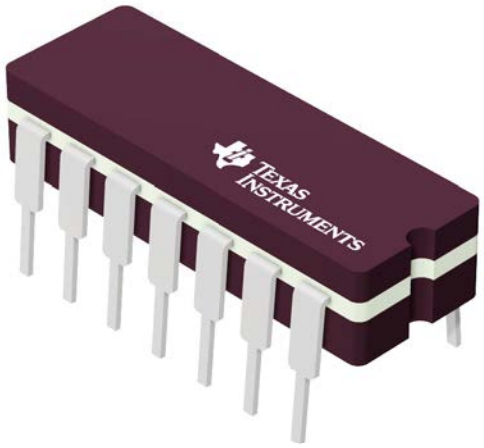
NOTES: (continued)

7. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
8. Board assembly site may have different recommendations for stencil design.

GENERIC PACKAGE VIEW

J 14 CDIP - 5.08 mm max height

CERAMIC DUAL IN LINE PACKAGE



Images above are just a representation of the package family, actual package may vary.
Refer to the product data sheet for package details.

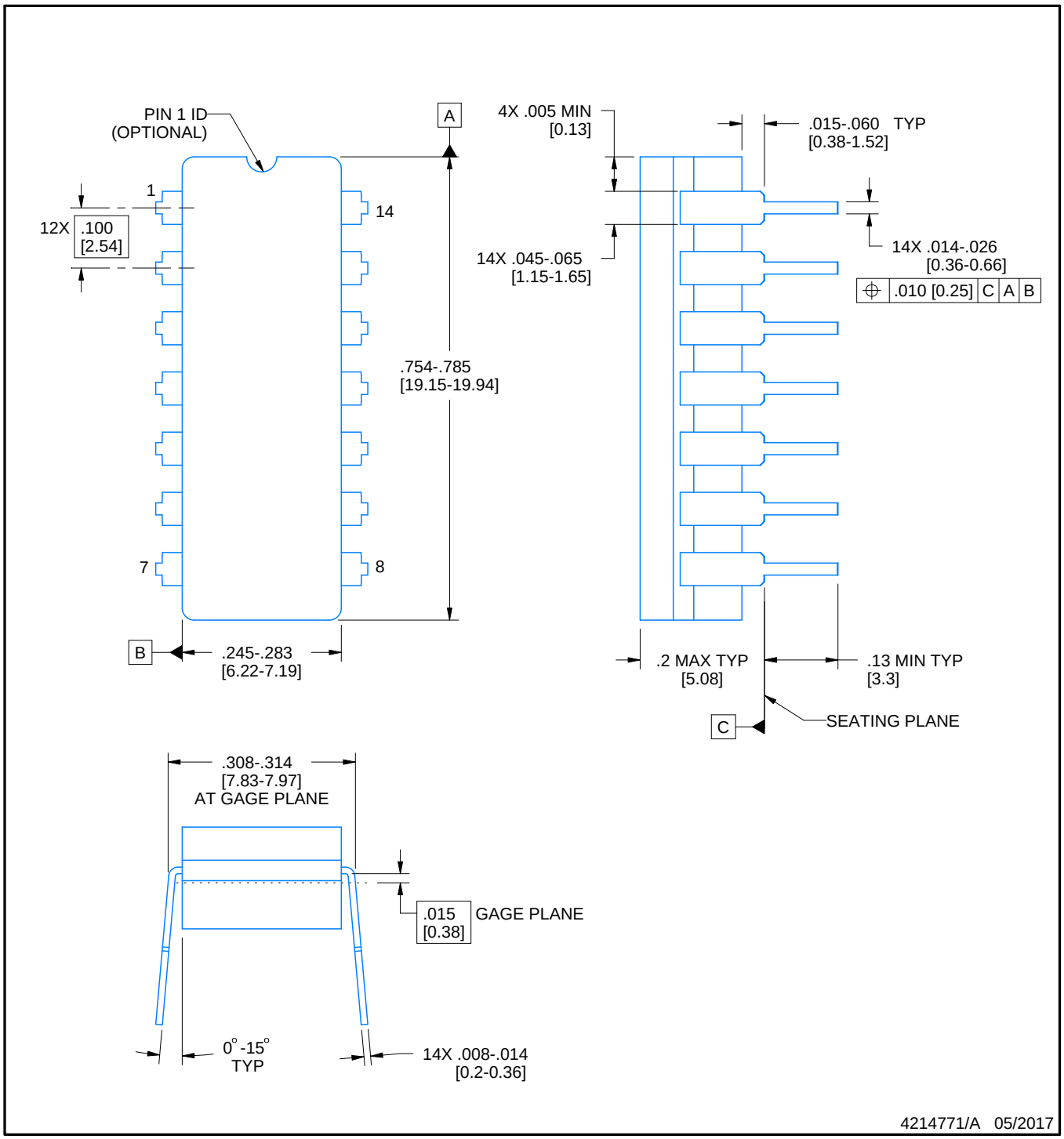
4040083-5/G

PACKAGE OUTLINE

J0014A

CDIP - 5.08 mm max height

CERAMIC DUAL IN LINE PACKAGE



NOTES:

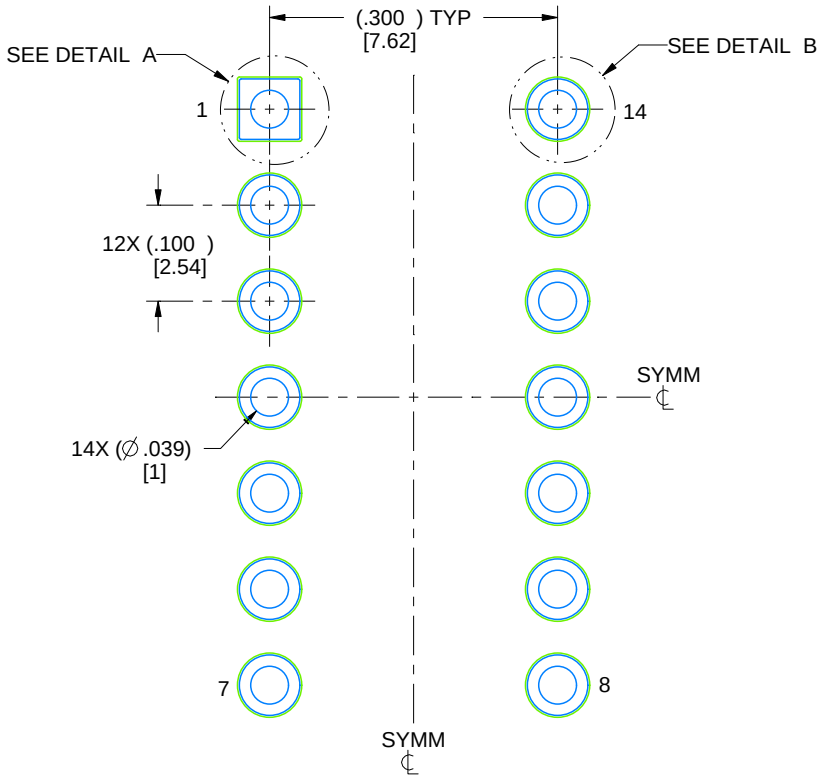
1. All controlling linear dimensions are in inches. Dimensions in brackets are in millimeters. Any dimension in brackets or parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This package is hermitically sealed with a ceramic lid using glass frit.
4. Index point is provided on cap for terminal identification only and on press ceramic glass frit seal only.
5. Falls within MIL-STD-1835 and GDIP1-T14.

EXAMPLE BOARD LAYOUT

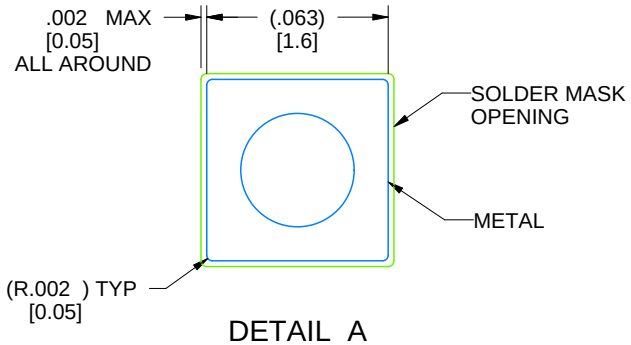
J0014A

CDIP - 5.08 mm max height

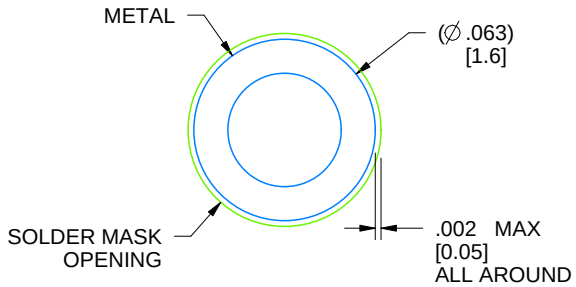
CERAMIC DUAL IN LINE PACKAGE



LAND PATTERN EXAMPLE
NON-SOLDER MASK DEFINED
SCALE: 5X



DETAIL A
SCALE: 15X



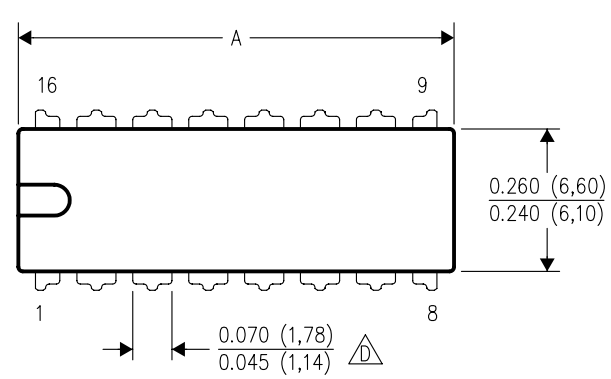
DETAIL B
13X, SCALE: 15X

4214771/A 05/2017

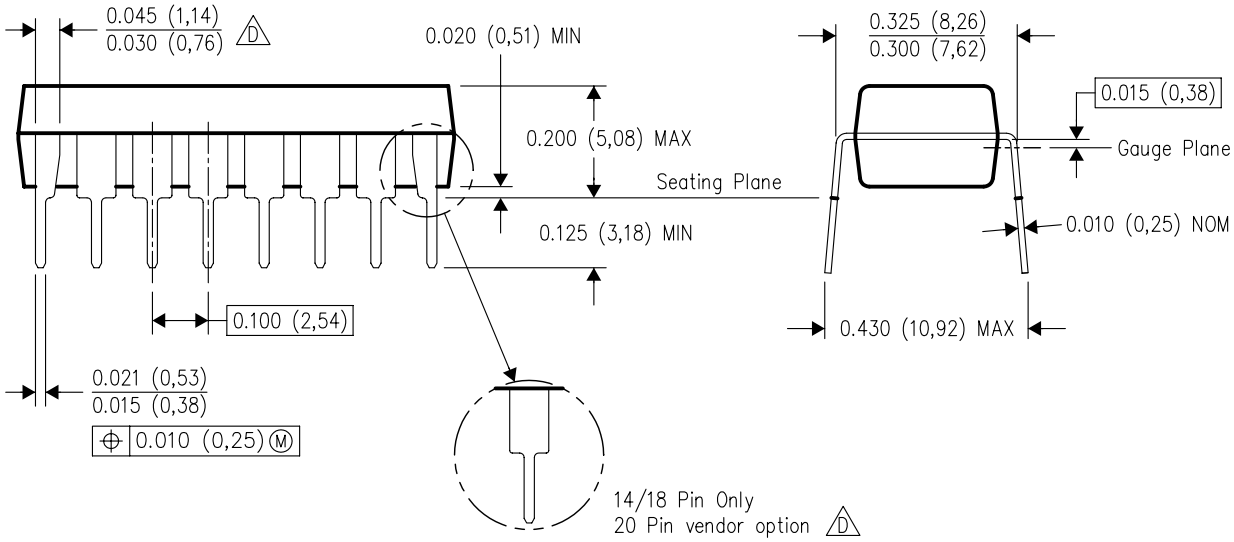
N (R–PDIP–T**)

PLASTIC DUAL–IN–LINE PACKAGE

16 PINS SHOWN



DIM \ PINS **	14	16	18	20
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS–001 VARIATION (C)	AA	BB	AC	AD



4040049/E 12/2002

NOTES:
A. All linear dimensions are in inches (millimeters).
B. This drawing is subject to change without notice.
C. Falls within JEDEC MS–001, except 18 and 20 pin minimum body length (Dim A).
D. The 20 pin end lead shoulder width is a vendor option, either half or full width.

重要通知和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、与某特定用途的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他安全、安保法规或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的相关应用。严禁以其他方式对这些资源进行复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。对于因您对这些资源的使用而对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，您将全额赔偿，TI 对此概不负责。

TI 提供的产品受 TI 销售条款)、TI 通用质量指南 或 ti.com 上其他适用条款或 TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。 除非德州仪器 (TI) 明确将某产品指定为定制产品或客户特定产品，否则其产品均为按确定价格收入目录的标准通用器件。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

版权所有 © 2026，德州仪器 (TI) 公司

最后更新日期：2025 年 10 月